

**APPLICATION
FOR
UNITED STATES LETTERS PATENT**

TITLE: **TESTING APPARATUS**

APPLICANT: **Kunihiro MATSUURA**
Hiroki ANDO
Hironori TANAKA
Yasuhiro URABE
Satoshi KODERA

22511
PATENT TRADEMARK OFFICE

"EXPRESS MAIL" Label No.: EL974018175US

Date of Deposit: February 10, 2004

試験装置

発明の背景

1. 発明の分野

5 本発明は、試験装置に関する。特に本発明は、被試験デバイスに電流を供給して試験を行う試験装置に関する。

2. 関連技術の説明

近年の半導体デバイスの高集積化・高速化に伴い、低電圧化・大電流化が急速に進んでいる。そのため、半導体デバイスの試験を行う試験装置においても、高性能・高速負荷応答・高効率で動作し、低電圧・大電流に対応することが要求されている。

図1は、従来技術に係る試験装置100の等価回路を示す。また、図2は、図1に示した試験装置100における被試験デバイス104への印加電圧V_oの周波数応答特性を示す。試験装置100は、電圧出力型アンプ102を採用し、被試験デバイス104に印加電圧V_oを印加することにより、被試験デバイス104の試験を行っている。ここで、電圧出力型アンプ102の利得帯域幅(GBW)積は、 $1/(2\pi RC)$ [Hz]で算出されるので、高速化を実現するためには、抵抗Rを小さくすることが考えられる。しかしながら、試験装置100において抵抗Rを十分に小さくすることは困難であり、そのため、電圧出力型アンプ102を採用した試験装置100においては、高速化に限界があり、十分な高速負荷応答を実現させることができない。

発明の概要

25

本発明は、上記の課題を解決することができる試験装置を提供することを目的とする。この目的は請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また從属項は本発明の更なる有利な具体例を規定する。

即ち、本発明の第1の形態によると、被試験デバイスに電流を供給して試験を行う試験装置であって、被試験デバイスに供給する電流を発生する第1電源ユニットと、第1電源ユニットが発生した電流を被試験デバイスに供給する第1同軸ケーブル及び第2同軸ケーブルとを備える。第1電源ユニットは、第1
5 電源ユニットが発生する電流が所定の抵抗を通過した場合の電圧降下量を検出する電流検出部と、電流検出部が検出した電圧降下量に応じて、被試験デバイスに供給する電流を制御する電流制御部とを有する。第1同軸ケーブルは、第1電源ユニットから被試験デバイスの方向に電流を流す第1の内部導体と、第1の内部導体の周囲に絶縁体を介して設けられ、被試験デバイスから第1電源
10 ユニットの方向に電流を流す第1の外部導体とを有し、第2同軸ケーブルは、被試験デバイスから第1電源ユニットの方向に電流を流す第2の内部導体と、第1の内部導体の周囲に絶縁体を介して設けられ、第1電源ユニットから被試験デバイスの方向に電流を流す第2の外部導体とを有する。

電流制御部は、所定の抵抗による電圧降下量を打ち消すべく、被試験デバイ
15 スに供給する電流を制御してもよい。

被試験デバイスに印加すべき電圧と、被試験デバイスに実際に印加されている電圧とを比較し、比較結果を出力する電圧検出部をさらに備え、電流制御部は、電圧検出部が出力した比較結果に基づいて、被試験デバイスに供給する電流を制御してもよい。

20 第1の内部導体及び第2の外部導体は、互いに並列に接続され、第1電源ユニットから被試験デバイスの方向に電流を流し、第1の外部導体及び第2の内部導体は、互いに並列に接続され、被試験デバイスから第1電源ユニットの方向に電流を流してもよい。

25 第1電源ユニットと同一の構成を有し、被試験デバイスに供給する電流を発生する第2電源ユニットと、第2電源ユニットが発生した電流を被試験デバイスに供給する第3同軸ケーブル及び第4同軸ケーブルと、第1電源ユニット及び第2電源ユニットが設けられた多層基板と、多層基板に形成され、第1電源ユニットと第1同軸ケーブル及び第2同軸ケーブルを電気的に接続する第1配

線パターンと、多層基板に形成され、第2電源ユニットと第3同軸ケーブル及び第4同軸ケーブルを電気的に接続する第2配線パターンとをさらに備えてもよい。第3同軸ケーブルは、第2電源ユニットから被試験デバイスの方向に電流を流す第3の内部導体と、第3の内部導体の周囲に絶縁体を介して設けられ、

- 5 被試験デバイスから第2電源ユニットの方向に電流を流す第3の外部導体とを有し、第4同軸ケーブルは、被試験デバイスから第2電源ユニットの方向に電流を流す第4の内部導体と、第4の内部導体の周囲に絶縁体を介して設けられ、第2電源ユニットから被試験デバイスの方向に電流を流す第4の外部導体とを有する。

10 第1配線パターンは、第1電源ユニットから第1の内部導体及び第2の外部導体に電流を流す第1給電パターンと、多層基板において第1給電パターンが形成された層に隣接する層の第1給電パターンに対向する位置に、第1給電パターンと同一の幅に形成され、第1の外部導体及び第2の内部導体から第1電源ユニットに電流を流す第1接地パターンとを有する。第2配線パターンは、

- 15 第2電源ユニットから第3の内部導体及び第4の外部導体に電流を流す第2給電パターンと、多層基板において第2給電パターンが形成された層に隣接する層の第2給電パターンに対向する位置に、第2給電パターンと同一の幅に形成され、第3の外部導体及び第4の内部導体から第2電源ユニットに電流を流す第2接地パターンとを有する。

20 第1給電パターン及び第2給電パターンは、第1の層に形成され、第1接地パターン及び第2接地パターンは、絶縁層を介して第1の層に隣接する第2の層に形成されてもよい。

第1電源ユニット及び第2電源ユニットのそれぞれは、第1給電パターン及び第2給電パターンのそれぞれに同一の電圧を印加し、第1接地パターン及び

- 25 第2接地パターンのそれぞれに同一の電圧を印加してもよい。

第1同軸ケーブル、第2同軸ケーブル、第3同軸ケーブル、及び第4同軸ケーブルを被試験デバイスと電気的に接続するパフォーマンスボードをさらに備えてもよい。パフォーマンスボードは、第1の内部導体及び第2の外部導体と

第3の内部導体及び第4の外部導体とを電気的に接続し、第1の外部導体及び第2の内部導体と第3の外部導体及び第4の内部導体とを電気的に接続する。

また、本発明の第2の形態によると、被試験デバイスに電流を供給して試験を行う試験装置であって、被試験デバイスに供給する電流を発生する第1電源

5 ユニット及び第2電源ユニットと、第1電源ユニット及び第2電源ユニットが設けられた多層基板と、多層基板に形成され、第1電源ユニットと被試験デバイスを電気的に接続する第1配線パターンと、多層基板に形成され、第2電源ユニットと被試験デバイスを電気的に接続する第2配線パターンとを備える。

第1配線パターンは、第1電源ユニットから被試験デバイスの方向に電流を流す第1給電パターンと、多層基板において第1給電パターンが形成された層に

10 隣接する層の第1給電パターンに対向する位置に、第1給電パターンと同一の幅に形成され、被試験デバイスから第1電源ユニットの方向に電流を流す第1接地パターンとを有し、第2配線パターンは、第2電源ユニットから被試験デ

15 バイスの方向に電流を流す第2給電パターンと、多層基板において第2給電バターンが形成された層に隣接する層の第2給電パターンに対向する位置に、第2給電バターンと同一の幅に形成され、被試験デバイスから第2電源ユニットの方向に電流を流す第2接地パターンとを有する。

第1電源ユニット及び第2電源ユニットは、第1電源ユニット又は第2電源ユニットが発生する電流が所定の抵抗を通過した場合の電圧降下量を検出する
20 電流検出部と、電流検出部が検出した電圧降下量に応じて、被試験デバイスに供給する電流を制御する電流制御部とを有してもよい。

なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

図1は、従来技術に係る試験装置100の等価回路を示す。

図2は、試験装置100による印加電圧 V_0 の周波数応答特性を示す。

図3は、本発明の一実施形態に係る試験装置300の構成の一例を示す。

図4は、電流出力型アンプ308aの構成の一例を示す。

図5は、多層基板302の構成の一例を示す。

図6は、試験装置300の等価回路を示す。

5 図7は、試験装置300による印加電圧V_oの周波数応答特性を示す。

図8は、試験装置300の等価回路の共振周波数を考慮に入れた印加電圧V_oの周波数応答特性を示す。

発明の詳細な説明

10

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

15 図3は、本発明の一実施形態に係る試験装置300の構成の一例を示す。試験装置300は、電流の伝送路として同軸ケーブルを用いることにより、試験に必要な大電流を被試験デバイス350に供給する。試験装置300は、電源ユニットが発生した電流が被試験デバイス350に供給された場合に被試験デバイス350に印加される電圧を検出し、検出された電圧に基づいて、被試験デバイス350の良否を判定する。また、試験装置300は、電源ユニットが発生した電圧が被試験デバイス350に印加された場合に被試験デバイス350に供給される電流を検出し、検出された電流に基づいて、被試験デバイス350の良否を判定してもよい。

試験装置300は、被試験デバイス350に供給する電流を発生する電源ユニット304a及び304bと、電源ユニット304a及び304bが設けられた多層基板302と、多層基板302に形成され、電源ユニット304aと被試験デバイス350を電気的に接続する配線パターン310aと、多層基板302に形成され、電源ユニット304bと被試験デバイス350を電気的に

接続する配線パターン310bと、電源ユニット304aが発生した電流を被試験デバイス350に供給する同軸ケーブル316a及び同軸ケーブル318aと、電源ユニット304bが発生した電流を被試験デバイス350に供給する同軸ケーブル316b及び同軸ケーブル318bと、同軸ケーブル316a、
5 318a、316b、及び318bを被試験デバイス350と電気的に接続するパフォーマンスボード328とを備える。

電源ユニット304aは、D/A変換器306a、オペアンプ307a、及び電流出力型アンプ308aを有する。D/A変換器306aは、ワークステーション等の制御装置から供給されたデジタルデータをアナログ波形に変換し、
10 被試験デバイス350に印加すべき電圧を発生する。オペアンプ307aは、本発明の電圧検出部の一例であり、D/A変換器306aが発生した被試験デバイス350に印加すべき電圧と、被試験デバイス350に実際に印加されている電圧とを比較し、比較結果を出力する。具体的には、オペアンプ307aは、D/A変換器306aが発生した被試験デバイス350に印加すべき電圧
15 から、被試験デバイス350に実際に印加されている電圧を減算した電圧を電流出力型アンプ308aに印加する。電流出力型アンプ308aは、オペアンプ307aによって印加された電圧に基づいて、被試験デバイス350に供給する電流を発生する。

電源ユニット304bは、電源ユニット304aと同一の構成を有し、D/A変換器306b、オペアンプ307b、及び電流出力型アンプ308bを有する。D/A変換器306b、オペアンプ307b、及び電流出力型アンプ308bのそれぞれは、D/A変換器306a、オペアンプ307a、及び電流出力型アンプ308aのそれぞれと同一の構成及び機能を有してもよい。

配線パターン310aは、給電パターン312a及び接地パターン314aを有し、電源ユニット304aと同軸ケーブル316a及び318aを電気的に接続する。また、配線パターン310bは、給電パターン312b及び接地パターン314bを有し、電源ユニット304bと同軸ケーブル316b及び318bを電気的に接続する。

同軸ケーブル316aは、内部導体320a及び外部導体322aを有し、配線パターン310aとパフォーマンスボード328を電気的に接続する。また、同軸ケーブル318aは、内部導体326a及び外部導体324aを有し、配線パターン310aとパフォーマンスボード328を電気的に接続する。また、同軸ケーブル316bは、内部導体320b及び外部導体322bを有し、配線パターン310bとパフォーマンスボード328を電気的に接続する。また、同軸ケーブル318bは、内部導体326b及び外部導体324bを有し、配線パターン310bとパフォーマンスボード328を電気的に接続する。

給電パターン312aは、電流出力型アンプ308aが発生した電流を被試験デバイス350に供給すべく、電源ユニット304aから内部導体320a及び外部導体324aに電流を流す。また、接地パターン314aは、外部導体322a及び内部導体326aから電源ユニット304aに電流を流す。また、給電パターン312bは、電流出力型アンプ308bが発生した電流を被試験デバイス350に供給すべく、電源ユニット304bから内部導体320b及び外部導体324bに電流を流す。また、接地パターン314bは、外部導体322b及び内部導体326bから電源ユニット304bに電流を流す。

内部導体320aは、給電パターン312aを介して供給された電流を、電源ユニット304aから被試験デバイス350の方向に流す。また、外部導体322aは、内部導体320aの周囲に絶縁体を介して設けられ、被試験デバイス350から電源ユニット304aの方向に電流を流す。また、外部導体324aは、内部導体326aの周囲に絶縁体を介して設けられ、給電パターン312aを介して供給された電流を、電源ユニット304aから被試験デバイス350の方向に流す。即ち、内部導体320a及び外部導体324aは、互いに並列に接続され、電源ユニット304aから被試験デバイス350の方向に電流を流し、外部導体322a及び内部導体326aは、互いに並列に接続され、被試験デバイス350から電源ユニット304aの方向に電流を流す。

内部導体 320 b は、給電パターン 312 b を介して供給された電流を、電源ユニット 304 b から被試験デバイス 350 の方向に流す。また、外部導体 322 b は、内部導体 320 b の周囲に絶縁体を介して設けられ、被試験デバイス 350 から電源ユニット 304 b の方向に電流を流す。また、内部導体 3
5 26 b は、被試験デバイス 350 から電源ユニット 304 b の方向に電流を流す。また、外部導体 324 b は、内部導体 326 b の周囲に絶縁体を介して設けられ、給電パターン 312 b を介して供給された電流を、電源ユニット 30
4 b から被試験デバイス 350 の方向に流す。即ち、内部導体 320 b 及び外
部導体 324 b は、互いに並列に接続され、電源ユニット 304 b から被試験
10 デバイス 350 の方向に電流を流し、外部導体 322 b 及び内部導体 326 b
は、互いに並列に接続され、被試験デバイス 350 から電源ユニット 304 b
の方向に電流を流す。

パフォーマンスボード 328 は、内部導体 320 a 及び外部導体 324 a と
内部導体 320 b 及び外部導体 324 b とを電気的に接続し、電源ユニット 3
15 04 a 及び 304 b が発生した電流を被試験デバイス 350 に供給する。また、
パフォーマンスボード 328 は、外部導体 322 a 及び内部導体 326 a と外
部導体 322 b 及び内部導体 326 b とを電気的に接続し、被試験デバイス 3
50 が出力した電流を電源ユニット 304 a 及び 304 b に供給する。

電源ユニット 304 a が発生する電流が変化した場合、内部導体 320 a を
20 流れる電流が変化することにより、内部導体 320 a から発生される磁束が変
化する。これにより、内部導体 320 a に自己誘導起電力が発生する。発生し
た自己誘導起電力は、被試験デバイス 350 から電源ユニット 304 a への方
向、即ち内部導体 320 a における電流の方向とは逆の方向に電流を流すべく
作用する。また、電源ユニット 304 a が発生する電流が変化した場合、外部
25 導体 322 a を流れる電流が変化することにより、外部導体 322 a から発生
される磁束が変化する。これにより、内部導体 320 a に交差する磁束が変化
して内部導体 320 a に相互誘導起電力が発生する。発生した相互誘導起電力
は、電源ユニット 304 a から被試験デバイス 350 への方向、即ち内部導体

320aにおける電流の方向と同じ方向に電流を流すべく作用する。そのため、内部導体320aに発生した相互誘導起電力は、内部導体320aに発生した自己誘導起電力を相殺すべく作用する。つまり、内部導体320aにおける自己インダクタンスは実質的に低減される。したがって、内部導体320aにおける入力電流の変化に対する出力電流の応答性が向上する。

また、電源ユニット304aが発生する電流が変化した場合、外部導体322aを流れる電流が変化することにより、外部導体322aから発生される磁束が変化する。これにより、外部導体322aに自己誘導起電力が発生する。発生した自己誘導起電力は、電源ユニット304aから被試験デバイス350への方向、即ち外部導体322aにおける電流の方向とは逆の方向に電流を流すべく作用する。また、電源ユニット304aが発生する電流が変化した場合、内部導体320aを流れる電流が変化することにより、内部導体320aから発生される磁束が変化する。これにより、外部導体322aに交差する磁束が変化して外部導体322aに相互誘導起電力が発生する。発生した相互誘導起電力は、被試験デバイス350から電源ユニット304aへの方向、即ち外部導体322aにおける電流の方向と同じ方向に電流を流すべく作用する。そのため、外部導体322aに発生した相互誘導起電力は、外部導体322aに発生した自己誘導起電力を相殺すべく作用する。つまり、外部導体322aにおける自己インダクタンスは実質的に低減される。したがって、外部導体322aにおける入力電流の変化に対する出力電流の応答性が向上する。

同様に、内部導体326a、外部導体324a、内部導体320b、外部導体322b、外部導体324b、及び内部導体326bのそれぞれにおける自己インダクタンスは実質的に低減され、内部導体326a、外部導体324a、内部導体320b、外部導体322b、外部導体324b、及び内部導体326bのそれぞれにおける入力電流の変化に対する出力電流の応答性が向上する。

以上のように、本実施形態に係る試験装置300によれば、同軸ケーブルにおける入力電流の変化に対する出力電流の応答性が向上するができるので、例えば $2\mu s$ の立ち上がり時間で100Aの電流を発生させる等、急激な電流の

変化が必要とされる場合であっても、被試験デバイス350を精度よく試験することができる。また、以上のように本実施形態に係る試験装置300によれば、電源ユニット304a及び304bを含む複数の電源ユニットを並列に接続し、複数の電源ユニットによって発生された大電流を被試験デバイス350に供給して試験を行うことができる。

図4は、本実施形態に係る電流出力型アンプ308aの構成の一例を示す。電流出力型アンプ308aは、電流制御部400、電界効果トランジスタ402及び403、抵抗404、及び電流検出部406を有する。

電流検出部406は、電流出力型アンプ308aによって電源ユニット304aが発生して給電パターン312aに供給する電流が所定の抵抗404を通過した場合の電圧降下量を検出する。そして、電流制御部400は、オペアンプ307aが出力した比較結果、即ちオペアンプ307aによって印加された電圧、及び電流検出部406が検出した電圧降下量に応じて、被試験デバイス350に供給する電流を制御する。具体的には、電流制御部400は、オペアンプ307aによって印加された電圧に、電流検出部406が検出した電圧降下量を加算した電圧を電界効果トランジスタ402及び403に入力することにより、電界効果トランジスタ402及び電界効果トランジスタ403によって出力される電流を制御する。即ち、電流制御部400は、所定の抵抗404による電圧降下量を打ち消すべく、被試験デバイス350に供給する電流を制御する。これにより、電流出力型アンプ308aは、所定の抵抗404に依存することなく、安定して所望の電流を発生することができる。

図5は、多層基板302の構成の一例を示す。多層基板302には、給電パターン312a及び接地パターン314aを有する配線パターン310aと、給電パターン312b及び接地パターン314bを有する配線パターン310bとを含む複数の配線パターンが形成されている。給電パターン312aと給電パターン312bとは、多層基板302の表面の層において絶縁されて形成

されており、接地パターン314aと接地パターン314bとは、多層基板302の内部の層において絶縁されて形成されている。他の例においては、給電パターン312aと給電パターン312bとが、多層基板302の内部の層において絶縁されて形成され、接地パターン314aと接地パターン314bとは、多層基板302の表面の層において絶縁されて形成されてもよい。

給電パターン312aは、電源ユニット304aから内部導体320a及び外部導体324aに電流を流し、接地パターン314aは、外部導体322a及び内部導体326aから電源ユニット304aに電流を流す。また、給電パターン312bは、電源ユニット304bから内部導体320b及び外部導体324bに電流を流し、接地パターン314bは、外部導体322b及び内部導体326bから電源ユニット304bに電流を流す。

給電パターン312a及び312bは、第1の層に形成され、また、接地パターン314a及び314bとは、給電パターン312aと給電パターン312bとが形成された第1の層に、絶縁層を介して隣接する第2の層に形成される。また、接地パターン314aは、多層基板302において給電パターン312aが形成された第1の層に隣接する第2の層の給電パターン312aに対向する位置に、給電パターン312aと同一の幅に形成される。また、接地パターン314bは、多層基板302において給電パターン312bが形成された第1の層に隣接する第2の層の給電パターン312bに対向する位置に、給電パターン312bと同一の幅に形成される。

なお、電源ユニット304a及び304bのそれぞれは、給電パターン312a及び312bのそれぞれに同一のコレクタ供給電圧を印加し、電源ユニット304a及び304bのそれぞれは、接地パターン314a及び314bのそれぞれに同一のドレイン供給電圧を印加することが望ましい。

電源ユニット304aが発生する電流が変化した場合、給電パターン312aを流れる電流が変化することにより、給電パターン312aから発生される磁束が変化する。これにより、給電パターン312aに自己誘導起電力が発生する。発生した自己誘導起電力は、被試験デバイス350から電源ユニット3

0 4 a への方向、即ち給電パターン 3 1 2 a における電流の方向とは逆の方向に電流を流すべく作用する。また、電源ユニット 3 0 4 a が発生する電流が変化した場合、接地パターン 3 1 4 a を流れる電流が変化することにより、接地パターン 3 1 4 a から発生される磁束が変化する。これにより、給電パターン 5 3 1 2 a に交差する磁束が変化して給電パターン 3 1 2 a に相互誘導起電力が発生する。発生した相互誘導起電力は、電源ユニット 3 0 4 a から被試験デバイス 3 5 0 への方向、即ち給電パターン 3 1 2 a における電流の方向と同じ方向に電流を流すべく作用する。そのため、給電パターン 3 1 2 a に発生した相互誘導起電力は、給電パターン 3 1 2 a に発生した自己誘導起電力を相殺すべく作用する。つまり、給電パターン 3 1 2 a と接地パターン 3 1 4 a とが対向して同一の幅に形成されることによって、給電パターン 3 1 2 a における自己インダクタンスは実質的に低減される。したがって、給電パターン 3 1 2 a における入力電流の変化に対する出力電流の応答性が向上する。

また、電源ユニット 3 0 4 a が発生する電流が変化した場合、接地パターン 15 3 1 4 a を流れる電流が変化することにより、接地パターン 3 1 4 a から発生される磁束が変化する。これにより、接地パターン 3 1 4 a に自己誘導起電力が発生する。発生した自己誘導起電力は、電源ユニット 3 0 4 a から被試験デバイス 3 5 0 への方向、即ち接地パターン 3 1 4 a における電流の方向とは逆の方向に電流を流すべく作用する。また、電源ユニット 3 0 4 a が発生する電流が変化した場合、給電パターン 3 1 2 a を流れる電流が変化することにより、給電パターン 3 1 2 a から発生される磁束が変化する。これにより、接地パターン 3 1 4 a に交差する磁束が変化して接地パターン 3 1 4 a に相互誘導起電力が発生する。発生した相互誘導起電力は、被試験デバイス 3 5 0 から電源ユニット 3 0 4 a への方向、即ち接地パターン 3 1 4 a における電流の方向と同じ方向に電流を流すべく作用する。そのため、接地パターン 3 1 4 a に発生した相互誘導起電力は、接地パターン 3 1 4 a に発生した自己誘導起電力を相殺すべく作用する。つまり、給電パターン 3 1 2 a と接地パターン 3 1 4 a とが対向して同一の幅に形成されることによって、接地パターン 3 1 4 a における

自己インダクタンスは実質的に低減される。したがって、接地パターン 314 a における入力電流の変化に対する出力電流の応答性が向上する。

同様に、給電パターン 312 b 及び接地パターン 314 b のそれぞれにおける自己インダクタンスは実質的に低減され、給電パターン 312 b 及び接地パ
5 ターン 314 b のそれぞれにおける入力電流の変化に対する出力電流の応答性が向上する。

以上のように、本実施形態に係る多層基板 302 によれば、配線パターンにおける入力電流の変化に対する出力電流の応答性が向上するができるので、例
10 えば $2 \mu s$ の立ち上がり時間で 100 A の電流を発生させる等、急激な電流の変化が必要とされる場合であっても、被試験デバイス 350 を精度よく試験することができる。

図 6 は、本実施形態に係る試験装置 300 の等価回路を示す。また、図 7 は、図 6 に示した試験装置 300 における被試験デバイス 350 への印加電圧 V_o の周波数応答特性を示す。また、図 8 は、試験装置 300 の等価回路の共振周波数を考慮に入れた印加電圧 V_o の周波数応答特性を示す。
15

試験装置 300 は、電流出力型アンプ 308 a を採用し、被試験デバイス 350 に電流を供給して印加電圧 V_o を印加することにより、被試験デバイス 350 の試験を行っている。ここで、図 7 に示すように、電流出力型アンプ 30
20 8 a の相互コンダクタンスを g_m とすると、電流出力型アンプ 308 a の利得帯域幅 (GBW) 積は、 $g_m / (2\pi C)$ [Hz] で算出されるので、高速化を実現するためには、相互コンダクタンス g_m を大きくすればよい。

図 1 及び図 2 を用いて説明したように、電圧出力型アンプ 102 を採用した試験装置 100 では、抵抗 R を十分に小さくすることは困難であり、高速化に限界があったが、これに比べ、電流出力型アンプ 308 a を採用した試験装置 300 では、相互コンダクタンス g_m を大きくすることが容易であるため、高速化が容易であり、十分な高速負荷応答を実現させることができる。
25

また、図 8 に示すように、試験装置 300 の等価回路の共振周波数は、 $1 /$

($2\pi\sqrt{LC}$) [Hz] で算出され、被試験デバイス 350 の試験において使用する帯域に共振周波数が存在すると、被試験デバイス 350 に安定した電流を供給することができない。そのため、被試験デバイス 350 の試験において使用されない帯域にまで共振周波数を大きくするため、自己インダクタンス L を小さくする必要がある。

- 本実施形態に係る試験装置 300 においては、図 3 を用いて説明したように、同軸ケーブル 316a、318a、316b、及び 318b における自己インダクタンスを十分に低減でき、また、図 5 を用いて説明したように、配線パターン 310a 及び 310b における自己インダクタンスを十分に低減できる。
- したがって、被試験デバイス 350 の試験において使用されない帯域にまで共振周波数を大きくできるので、被試験デバイス 350 に安定した電流を供給することができ、被試験デバイス 350 を精度よく試験することができる。

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることができる。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

請求の範囲

1. 被試験デバイスに電流を供給して試験を行う試験装置であつて、
前記被試験デバイスに供給する電流を発生する第1電源ユニットと、
- 5 前記第1電源ユニットが発生した前記電流を前記被試験デバイスに供給する
第1同軸ケーブル及び第2同軸ケーブルと
を備え、
前記第1電源ユニットは、
前記第1電源ユニットが発生する前記電流が所定の抵抗を通過した場合の電
圧降下量を検出する電流検出部と、
前記電流検出部が検出した前記電圧降下量に応じて、前記被試験デバイスに
供給する前記電流を制御する電流制御部と
を有し、
前記第1同軸ケーブルは、
15 前記第1電源ユニットから前記被試験デバイスの方向に電流を流す第1の内
部導体と、
前記第1の内部導体の周囲に絶縁体を介して設けられ、前記被試験デバイス
から前記第1電源ユニットの方向に電流を流す第1の外部導体と
を有し、
20 前記第2同軸ケーブルは、
前記被試験デバイスから前記第1電源ユニットの方向に電流を流す第2の内
部導体と、
前記第1の内部導体の周囲に絶縁体を介して設けられ、前記第1電源ユニッ
トから前記被試験デバイスの方向に電流を流す第2の外部導体と
25 を有する試験装置。
2. 前記電流制御部は、前記所定の抵抗による前記電圧降下量を打ち消すべ
く、前記被試験デバイスに供給する前記電流を制御する請求項1に記載の試験
装置。

3. 前記被試験デバイスに印加すべき電圧と、前記被試験デバイスに実際に印加されている電圧とを比較し、比較結果を出力する電圧検出部をさらに備え、

前記電流制御部は、前記電圧検出部が出力した前記比較結果にさらに基づいて、前記被試験デバイスに供給する前記電流を制御する請求項1に記載の試験装置。

4. 前記第1の内部導体及び前記第2の外部導体は、互いに並列に接続され、前記第1電源ユニットから前記被試験デバイスの方向に電流を流し、

前記第1の外部導体及び前記第2の内部導体は、互いに並列に接続され、前記被試験デバイスから前記第1電源ユニットの方向に電流を流す請求項1に記載の試験装置。

5. 前記第1電源ユニットと同一の構成を有し、前記被試験デバイスに供給する電流を発生する第2電源ユニットと、

前記第2電源ユニットが発生した前記電流を前記被試験デバイスに供給する第3同軸ケーブル及び第4同軸ケーブルと、

前記第1電源ユニット及び前記第2電源ユニットが設けられた多層基板と、前記多層基板に形成され、前記第1電源ユニットと前記第1同軸ケーブル及び第2同軸ケーブルを電気的に接続する第1配線パターンと、

前記多層基板に形成され、前記第2電源ユニットと前記第3同軸ケーブル及び前記第4同軸ケーブルを電気的に接続する第2配線パターンと

をさらに備え、

前記第3同軸ケーブルは、

前記第2電源ユニットから前記被試験デバイスの方向に電流を流す第3の内部導体と、

前記第3の内部導体の周囲に絶縁体を介して設けられ、前記被試験デバイスから前記第2電源ユニットの方向に電流を流す第3の外部導体とを有し、

前記第4同軸ケーブルは、

前記被試験デバイスから前記第2電源ユニットの方向に電流を流す第4の内

部導体と、

前記第4の内部導体の周囲に絶縁体を介して設けられ、前記第2電源ユニットから前記被試験デバイスの方向に電流を流す第4の外部導体と
を有し、

5 前記第1配線パターンは、

前記第1電源ユニットから前記第1の内部導体及び前記第2の外部導体に電流を流す第1給電パターンと、

前記多層基板において前記第1給電パターンが形成された層に隣接する層の前記第1給電パターンに対向する位置に、前記第1給電パターンと同一の幅に

10 形成され、前記第1の外部導体及び前記第2の内部導体から前記第1電源ユニットに電流を流す第1接地パターンと
を有し、

前記第2配線パターンは、

前記第2電源ユニットから第3の内部導体及び第4の外部導体に電流を流す

15 第2給電パターンと、

前記多層基板において前記第2給電パターンが形成された層に隣接する層の前記第2給電パターンに対向する位置に、前記第2給電パターンと同一の幅に形成され、第3の外部導体及び第4の内部導体から前記第2電源ユニットに電流を流す第2接地パターンと

20 を有する請求項1に記載の試験装置。

6. 前記第1給電パターン及び前記第2給電パターンは、第1の層に形成され、

前記第1接地パターン及び第2接地パターンは、絶縁層を介して前記第1の層に隣接する第2の層に形成される請求項5に記載の試験装置。

25 7. 前記第1電源ユニット及び前記第2電源ユニットのそれぞれは、前記第1給電パターン及び前記第2給電パターンのそれぞれに同一の電圧を印加し、前記第1接地パターン及び前記第2接地パターンのそれぞれに同一の電圧を印加する請求項5に記載の試験装置。

8. 前記第1同軸ケーブル、前記第2同軸ケーブル、前記第3同軸ケーブル、及び前記第4同軸ケーブルを前記被試験デバイスと電気的に接続するパフォーマンスボードをさらに備え、

前記パフォーマンスボードは、前記第1の内部導体及び前記第2の外部導体
5 と前記第3の内部導体及び前記第4の外部導体とを電気的に接続し、前記第1
の外部導体及び前記第2の内部導体と前記第3の外部導体及び前記第4の内部
導体とを電気的に接続する請求項7に記載の試験装置。

9. 被試験デバイスに電流を供給して試験を行う試験装置であって、

前記被試験デバイスに供給する電流を発生する第1電源ユニット及び第2電
10 源ユニットと、

前記第1電源ユニット及び前記第2電源ユニットが設けられた多層基板と、

前記多層基板に形成され、前記第1電源ユニットと前記被試験デバイスを電
気的に接続する第1配線パターンと、

前記多層基板に形成され、前記第2電源ユニットと前記被試験デバイスを電
15 気的に接続する第2配線パターンと
を備え、

前記第1配線パターンは、

前記第1電源ユニットから前記被試験デバイスの方向に電流を流す第1給電
パターンと、

20 前記多層基板において前記第1給電パターンが形成された層に隣接する層の
前記第1給電パターンに対向する位置に、前記第1給電パターンと同一の幅に
形成され、前記被試験デバイスから前記第1電源ユニットの方向に電流を流す
第1接地パターンと
を有し、

25 前記第2配線パターンは、

前記第2電源ユニットから前記被試験デバイスの方向に電流を流す第2給電
パターンと、

前記多層基板において前記第2給電パターンが形成された層に隣接する層の

前記第2給電パターンに対向する位置に、前記第2給電パターンと同一の幅に形成され、前記被試験デバイスから前記第2電源ユニットの方向に電流を流す
第2接地パターンと

を有する試験装置。

- 5 10. 前記第1電源ユニット及び前記第2電源ユニットは、
前記第1電源ユニット又は前記第2電源ユニットが発生する前記電流が所定の抵抗を通過した場合の電圧降下量を検出する電流検出部と、
前記電流検出部が検出した前記電圧降下量に応じて、前記被試験デバイスに供給する前記電流を制御する電流制御部と
- 10 を有する請求項8に記載の試験装置。

要約書

本発明の試験装置は、被試験デバイスに供給する電流を発生する第1電源ユニットと、第1電源ユニットが発生した電流を被試験デバイスに供給する第1同軸ケーブル及び第2同軸ケーブルとを備え、第1電源ユニットは、第1電源ユニットが発生する電流が所定の抵抗を通過した場合の電圧降下量を検出する電流検出部と、電流検出部が検出した電圧降下量に応じて、被試験デバイスに供給する電流を制御する電流制御部とを有し、第1同軸ケーブルは、第1電源ユニットから被試験デバイスの方向に電流を流す第1の内部導体と、第1の内部導体の周囲に絶縁体を介して設けられ、被試験デバイスから第1電源ユニットの方向に電流を流す第1の外部導体とを有し、第2同軸ケーブルは、被試験デバイスから第1電源ユニットの方向に電流を流す第2の内部導体と、第1の内部導体の周囲に絶縁体を介して設けられ、第1電源ユニットから被試験デバイスの方向に電流を流す第2の外部導体とを有する。